C 系列中文液晶显示模块使用说明书

感谢您关注和使用我们的 **OCMJ(**奥可拉中文集成模块**)C** 系列液晶显示器产品，欢迎您提出您的要求、意见和建议，我们将竭诚为您服务、让您满意。您可以浏览 **http://www.gptlcm.cn** 了解最新的产品与应用信息，或拨打热线电话 **0758－2317153** 以及向 **syl@gptlcm.cn** 邮箱发 **E-mail** 获取具体的技术咨询与服务。

金鹏电子有限公司

Golden Palm Electronics Co.,Ltd.

地址：肇庆市建设四路 13 号天宁广场 E 幢 13、14、15 楼 邮编：526040 E_mail: syl@gptlcm.cn
业务联系：0758－2317153/2317143 技术支持：0758－2317156 传真：0758－2317023

目　录

地址：肇庆市建设四路 13 号天宁广场 E 幢 13、14、15 楼　邮编：526040　E_mail: syl@gptlcm.cn
业务联系：0758－2317153/2317143　技术支持：0758－2317156　传真：0758－2317023

一、 概述

C系列中文模块可以显示字母、数字符号、中文字型及图形，具有绘图及文字画面混合显示功能。提供三种控制接口，分别是8位微处理器接口，4位微处理器接口及串行接口（OCMJ4X16A/B无串行接口）。所有的功能，包含显示RAM，字型产生器，都包含在一个芯片里面，只要一个最小的微处理系统，就可以方便操作模块。内置2M-位中文字型ROM (CGROM) 总共提供8192 个中文字型(16x16 点阵)，16K-位半宽字型ROM (HCGROM) 总共提供126 个符号字型(16x8 点阵)，64 x 16-位字型产生RAM (CGRAM)，另外绘图显示画面提供一个64x256点的绘图区域（GDRAM），可以和文字画面混和显示。提供多功能指令：画面清除（Display clear）、光标归位（Return home）、显示打开/关闭（Display on/off）、光标显示/隐藏（Cursor on/off）、显示字符闪烁（Display character blink）、光标移位（Cursor shift）、显示移位（Display shift）、垂直画面卷动（Vertical line scroll）、反白显示（By_line reverse display）、待命模式（Standby mode）。

主要参数：

1、工作电压(VDD)：4.5～5.5V

2、逻辑电平:2.7～5.5V

3、LCD 驱动电压(Vo)：0～7V

4、工作温度(Ta)：0～55℃(常温)/-20～75℃（宽温） 保存温度(Tstg)：-10～65℃(常温)/-30～85℃(宽温)

二、外形尺寸图

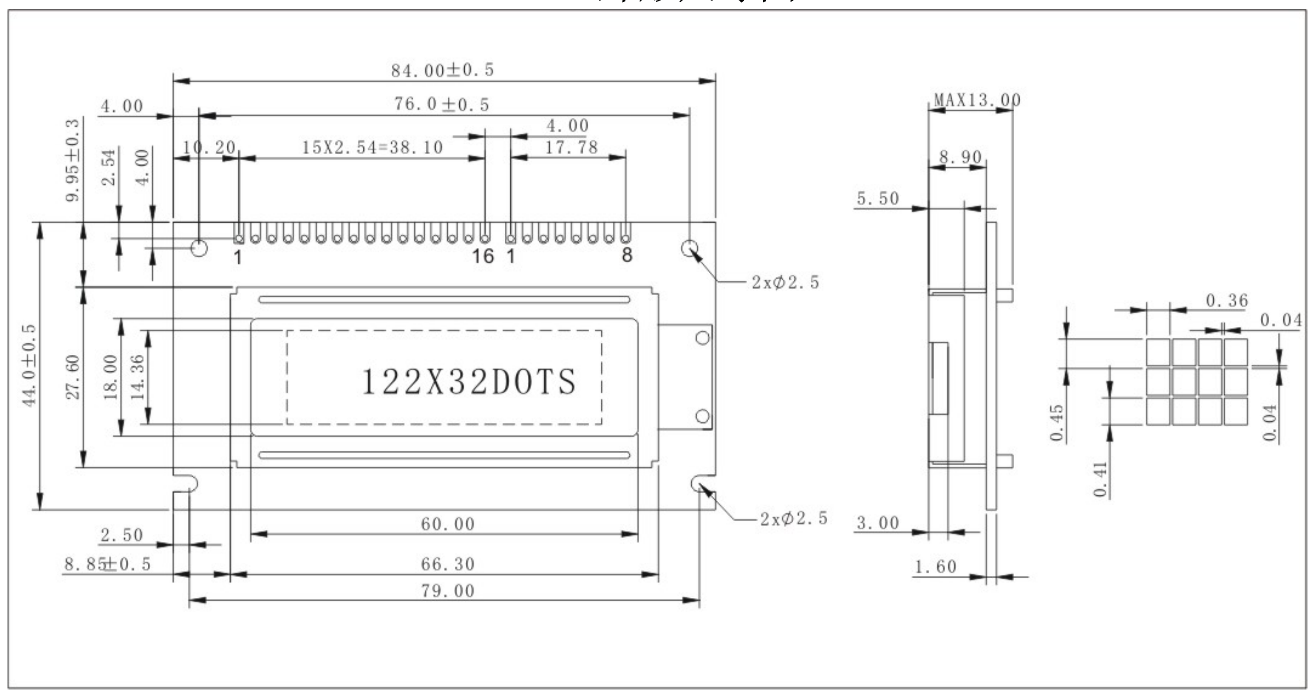


图 1：OCMJ12232C_1 外形尺寸图

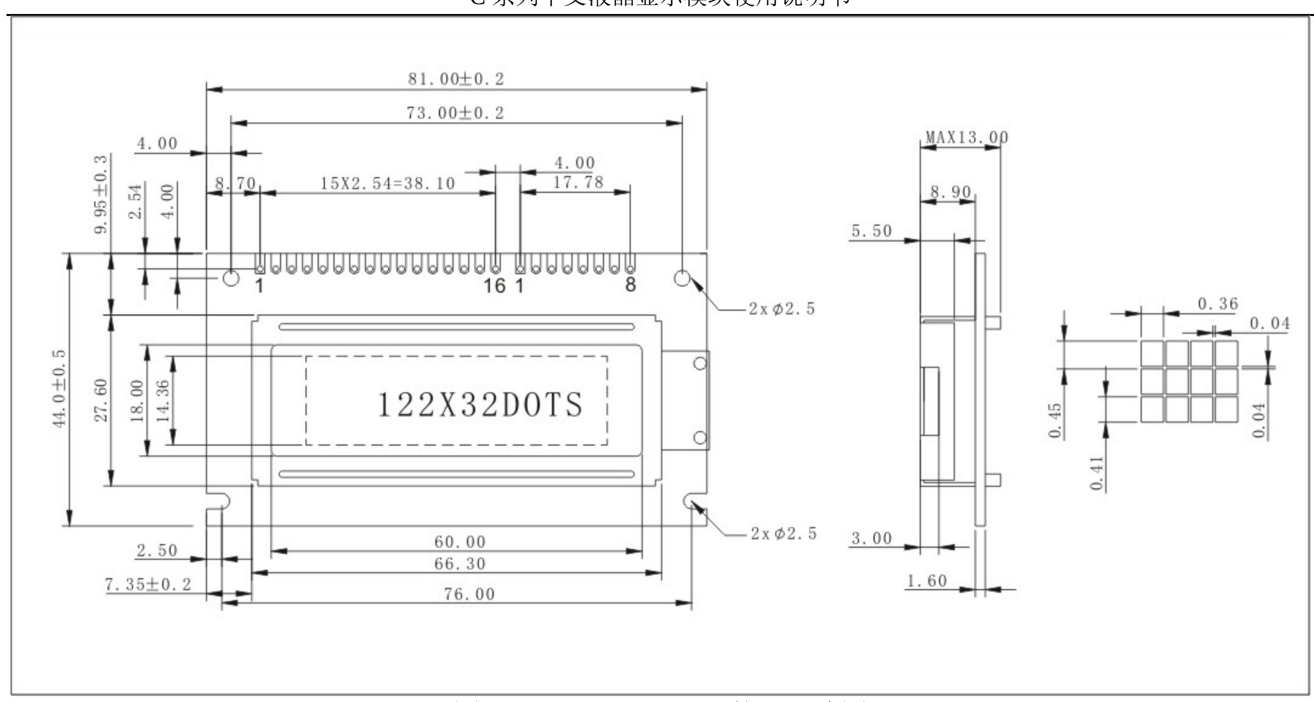


图 2：OCMJ12232C_2 外形尺寸图

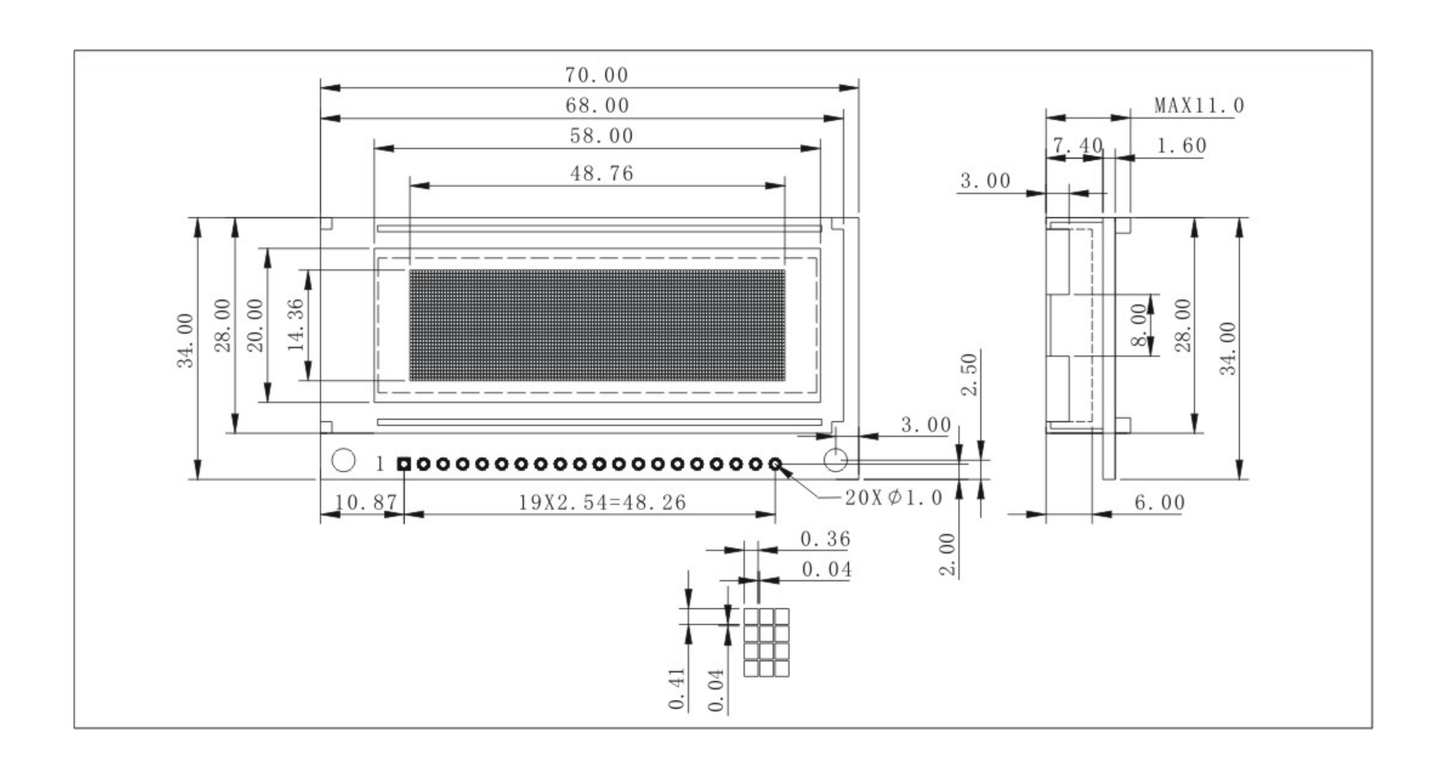


图 3：OCMJ12232C_3 外形尺寸图

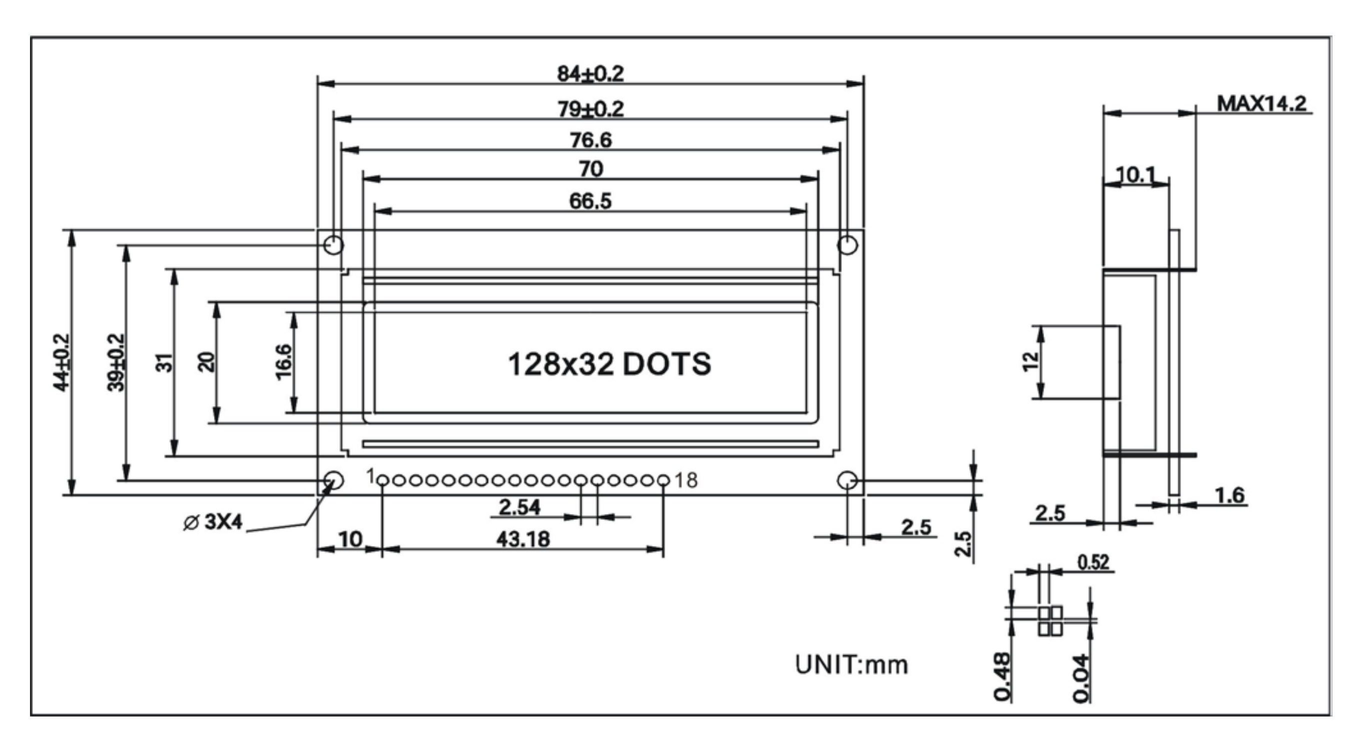


图 4：OCMJ2X8C 外形尺寸图

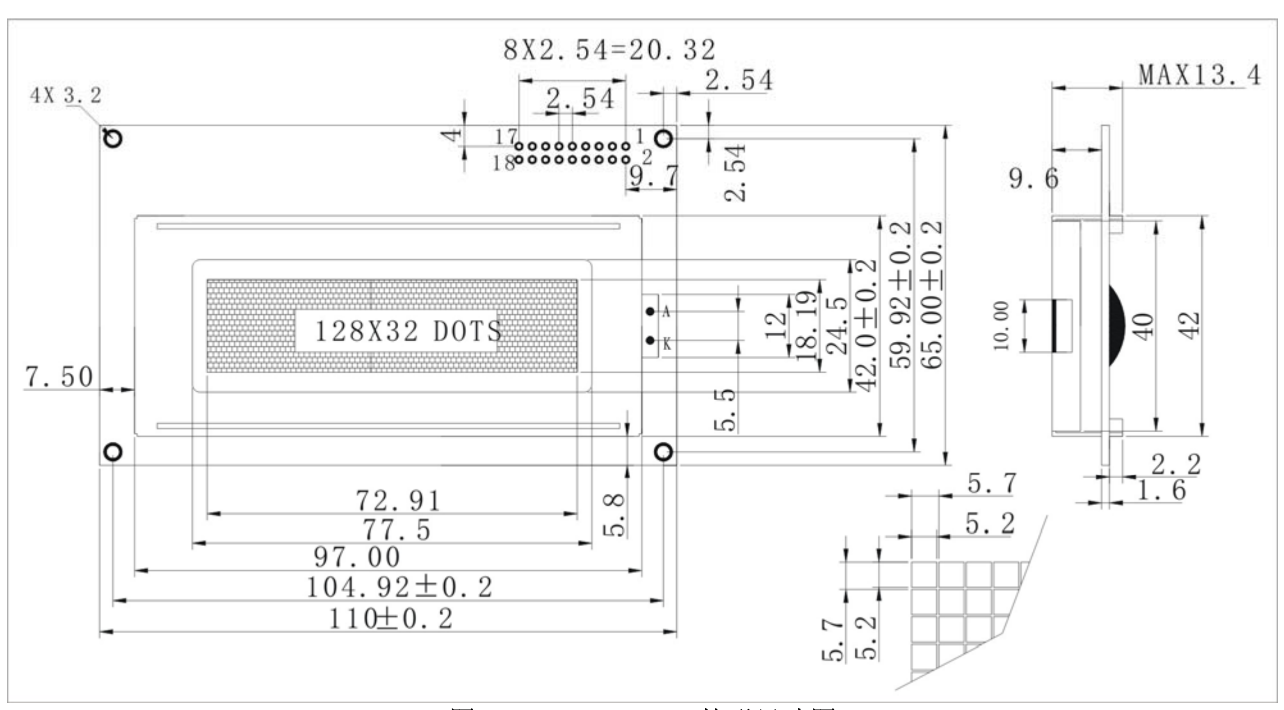


图 5：OCMJ2X8C-2 外形尺寸图

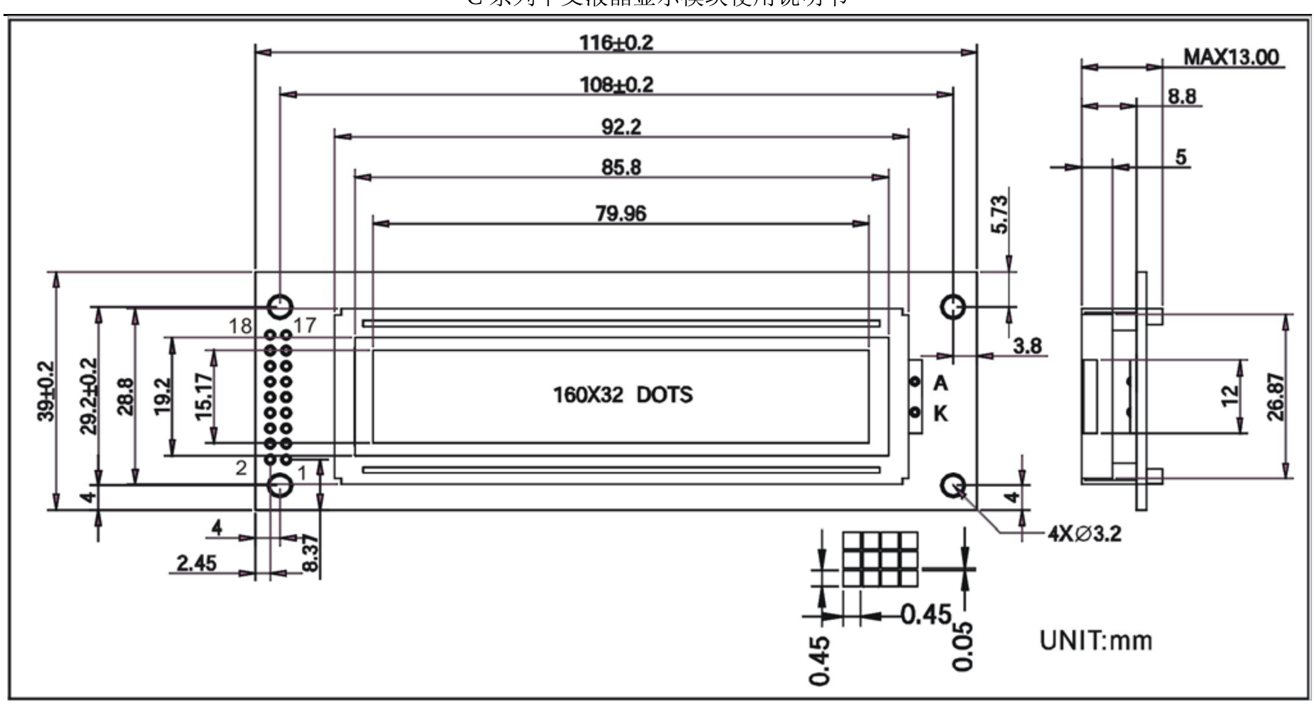


图 6：OCMJ2X10C 外形尺寸图

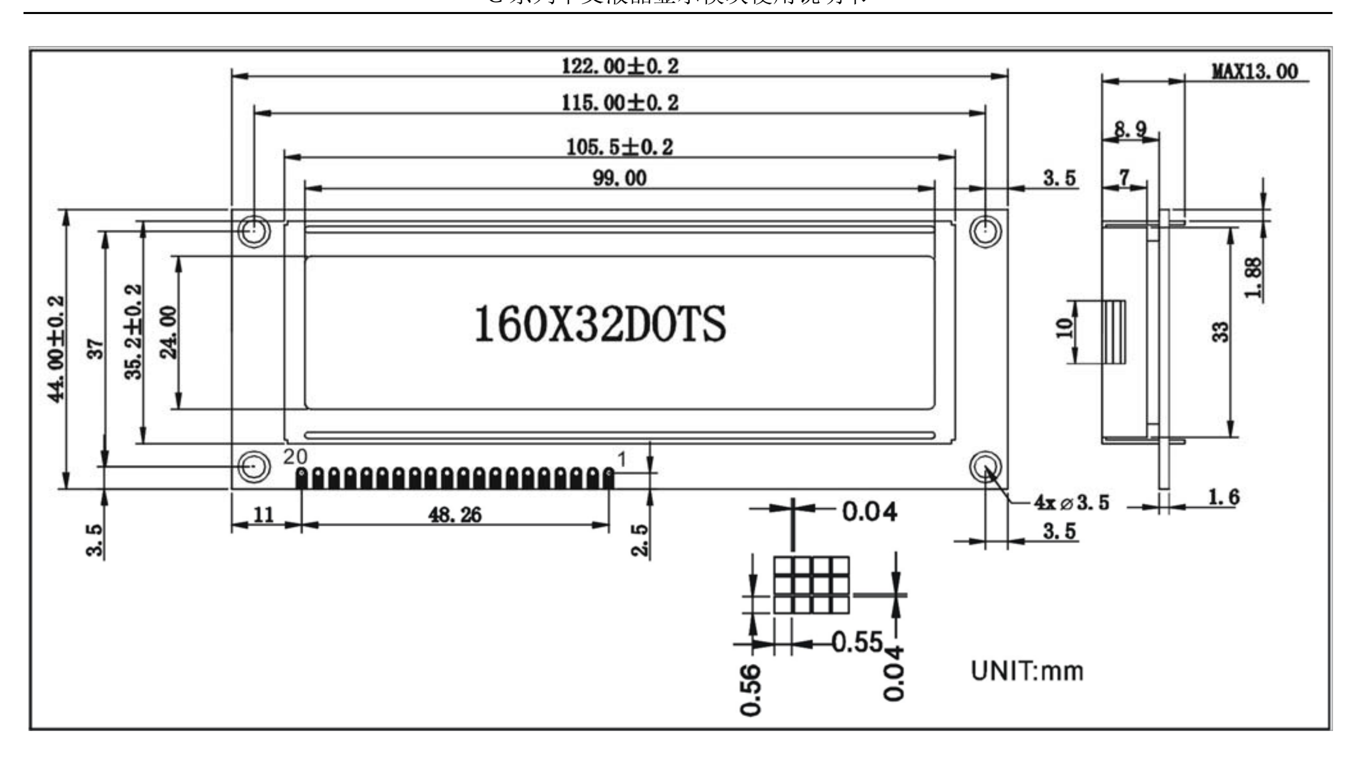


图 7：OCMJ2X10C_2/_3 外形尺寸图

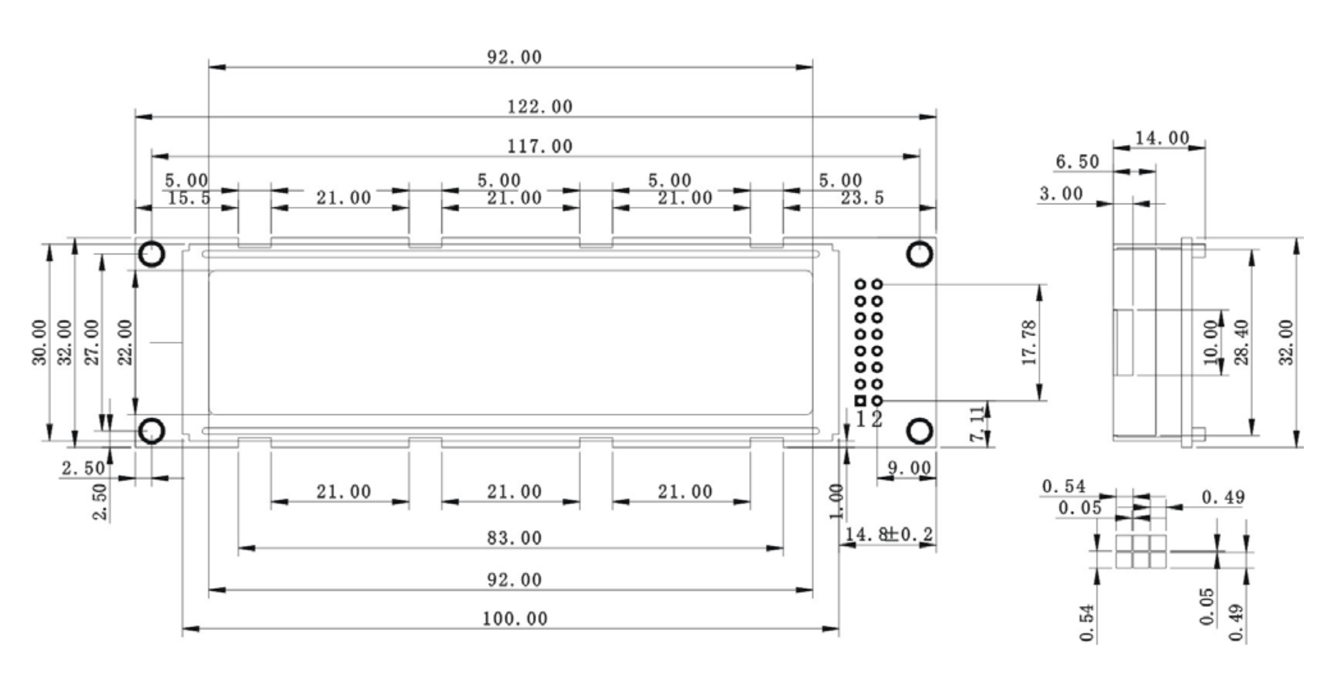


图 8：16032A-SL 外形尺寸图

地址：肇庆市建设四路 13 号天宁广场 E 幢 13、14、15 楼　邮编：526040　E_mail: syl@gptlcm.cn
业务联系：0758－2317153/2317143　技术支持：0758－2317156　传真：0758－2317023

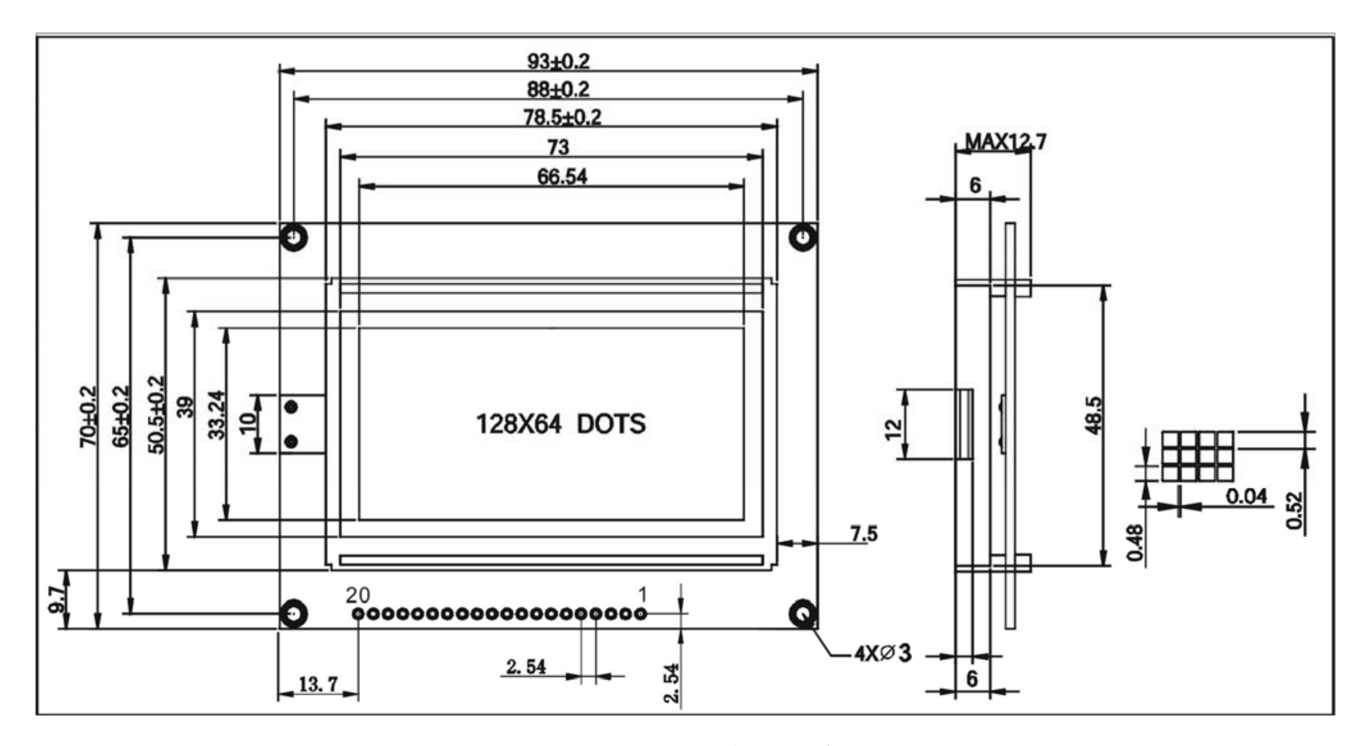


图 9：OCMJ4X8C 外形尺寸图

图 10：OCMJ4X8C_3 外形尺寸图

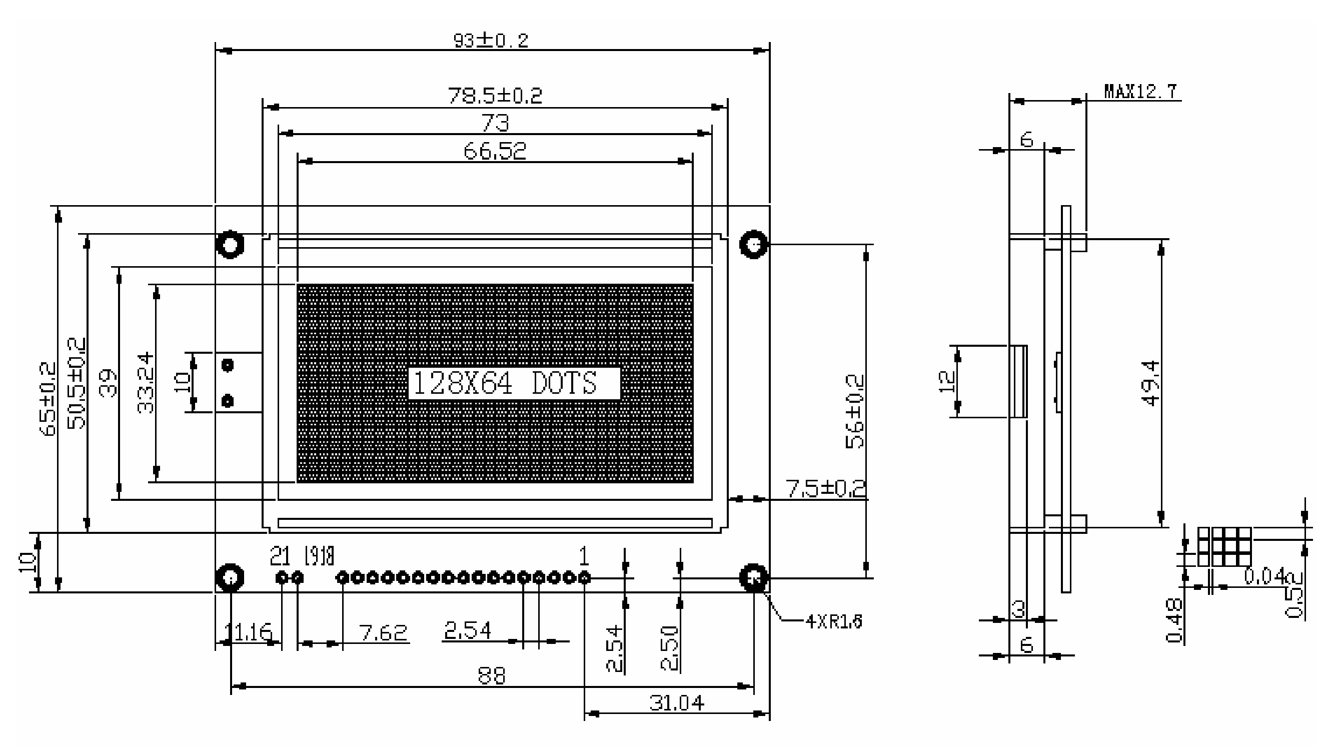


图 11：OCMJ4X8C_6 外形尺寸图

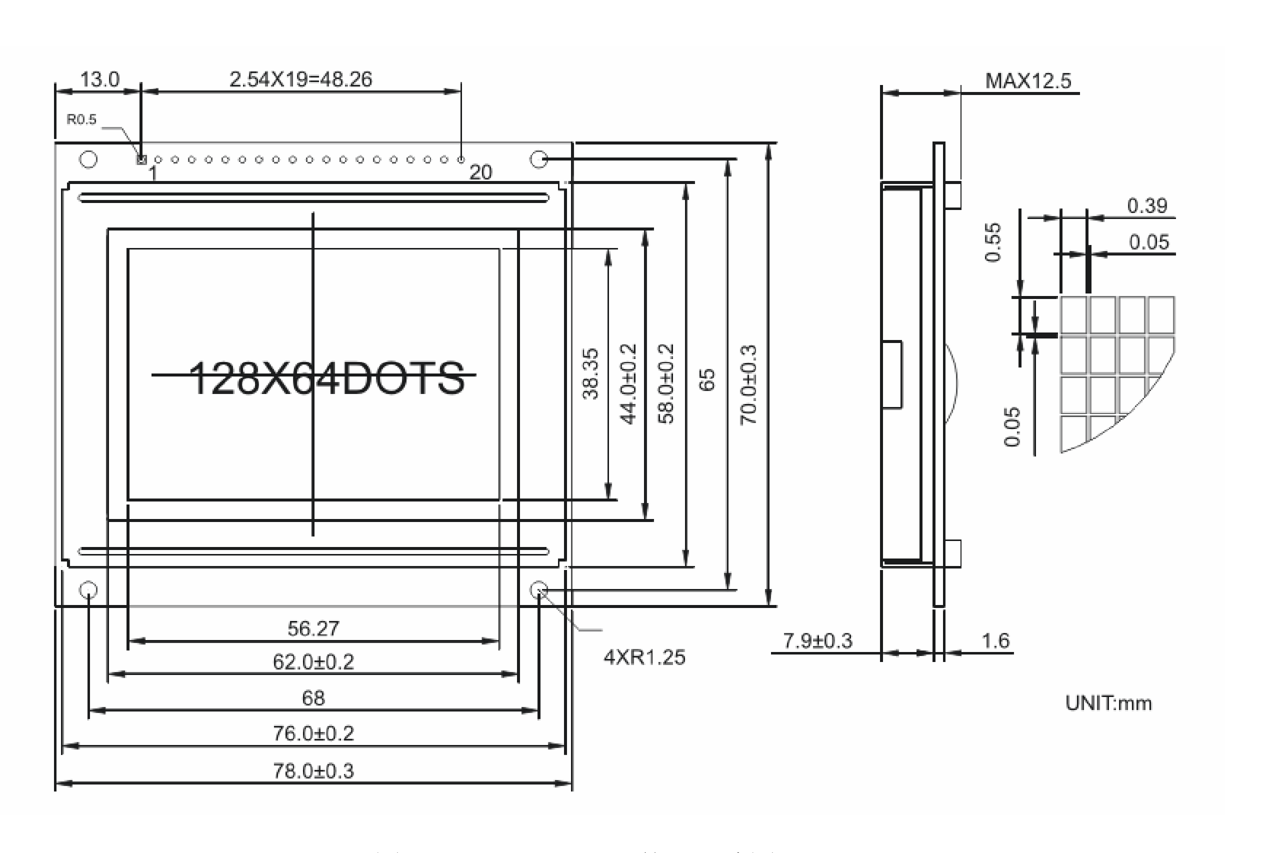


图 12：OCMJ4X8C-8 外形尺寸图

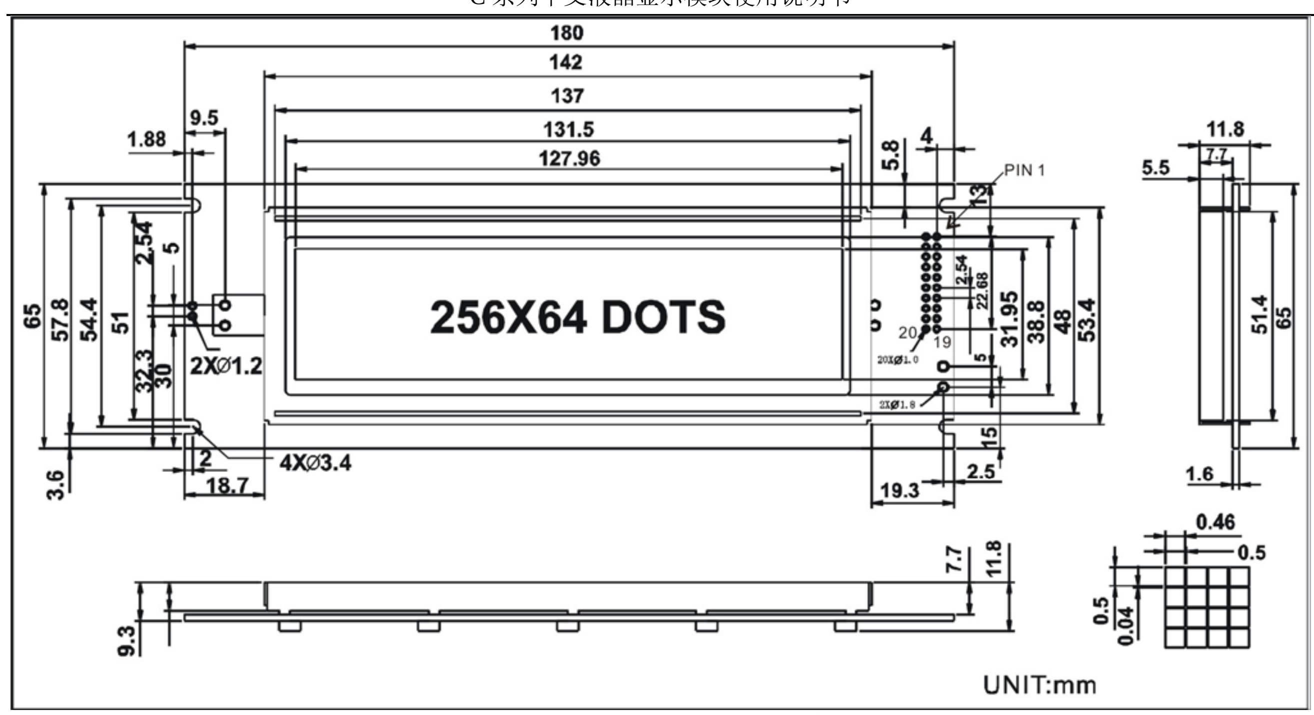


图 13：OCMJ4X16A 外形尺寸图

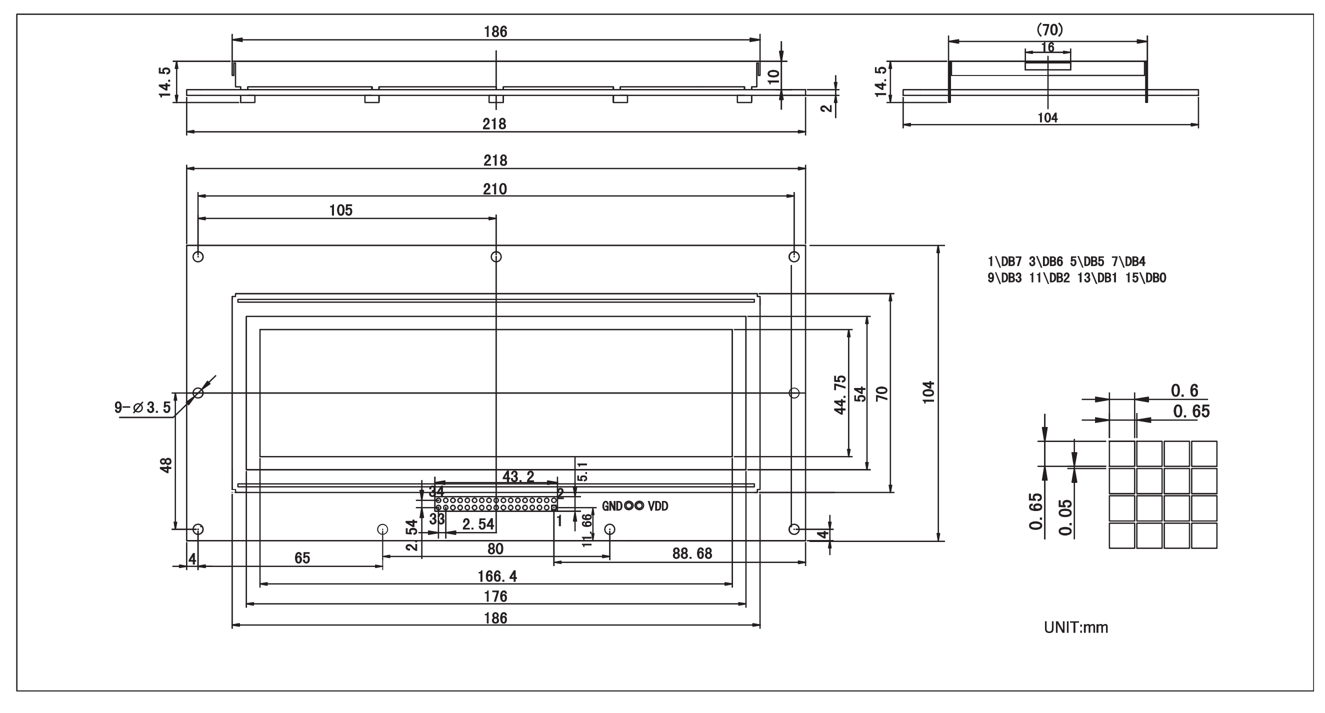


图 14：OCMJ4X16B 外形尺寸图

地址：肇庆市建设四路 13 号天宁广场 E 幢 13、14、15 楼 邮编：526040 E_mail: syl@gptlcm.cn
业务联系：0758－2317153/2317143 技术支持：0758－2317156 传真：0758－2317023

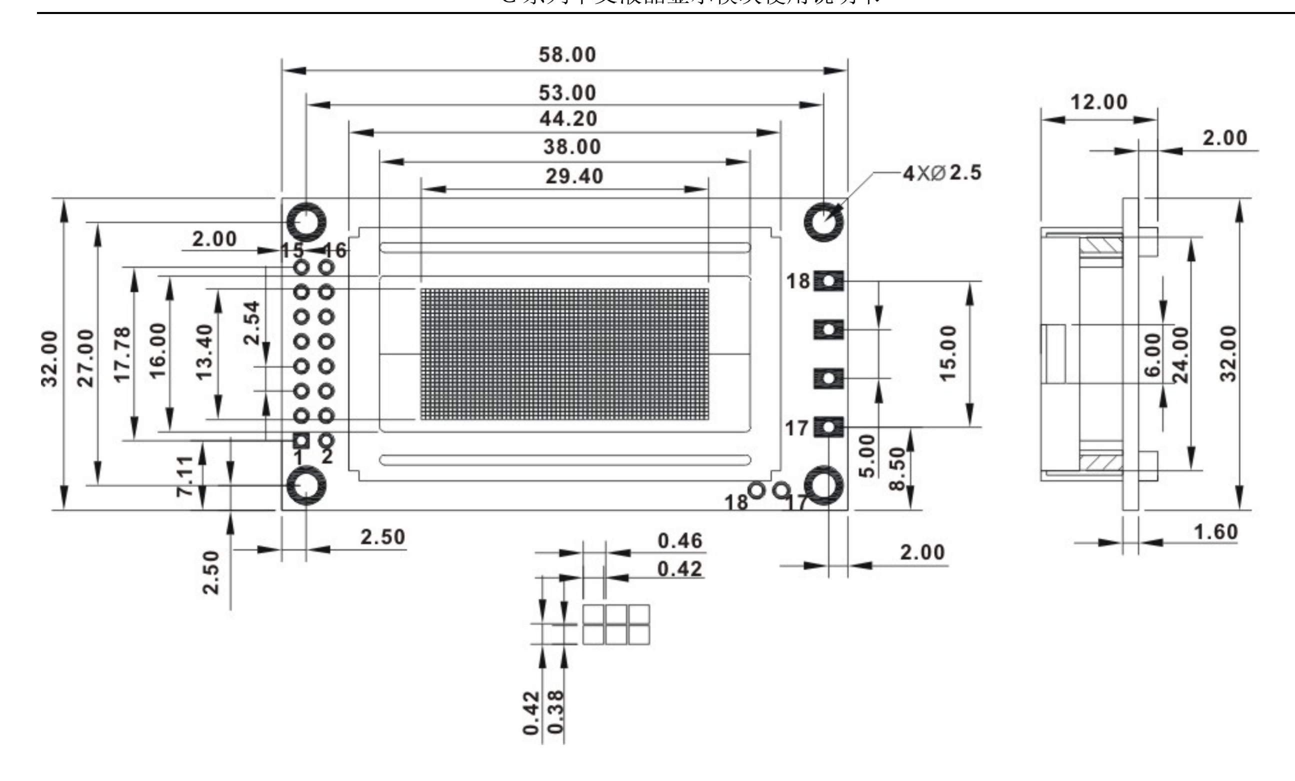


图 15：OCMJ2X4C 外形尺寸图

三、模块引脚说明

表1：OCMJ12232C_1（122X32）、OCMJ12232C_2（122X32）引脚说明

并行模式引脚说明

引脚	名称	方向	说明	引脚	名称	方向	说明
1	VSS	-	GND（0V）	9	DB2	I/O	数据 2
2	VDD	-	Supply Voltage For Logic(3/5V)	10	DB3	I/O	数据 3
3	V0	-	Supply Voltage For LCD （悬空）	11	DB4	I/O	数据 4
4	RS	I	H：Data L：Instruction Code	12	DB5	I/O	数据 5
5	R/W	I	H：Read L：Write	13	DB6	I/O	数据 6
6	E	I	Enable Signal，高电平有效	14	DB7	I/O	数据 7
7	DB0	I/O	数据 0	15	LEDA	-	背光源正极（+5V）
8	DB1	I/O	数据 1	16	LEDK	-	背光源负极（0V）

串行模式引脚说明

引脚	名称	方向	说明	引脚	名称	方向	说明
1	VSS	-	GND（0V）	5	STD	I	Data
2	VDD	-	Supply Voltage For Logic(3/5V)	6	CS	I	Enable Signal
3	V0	-	Supply Voltage For LCD （悬空）	7	LEDK	-	背光源负极（0V）
4	SCLK	I	Serial Clock	8	LEDA	-	背光源正极（+5V）

注：OCMJ12232C_1的C3与R8间有3个焊接点，连P点与中间点为并行模式，连S点与中间点为串行模式。OCMJ12232C_2 的右边中间有 3 个焊接点，连 P 点与 PSB 点为并行模式，连 S 点与 PSB 点为串行模式
。

OCMJ12232C_3（122X32）引脚说明

引脚	名称	方向	说明	引脚	名称	方向	说明
1	VSS	-	GND（0V）	10	DB3	I/O	数据 3
2	VDD	-	Supply Voltage For Logic （+5V）	11	DB4	I/O	数据 4
3	V0	-	Supply Voltage For LCD （悬空）	12	DB5	I/O	数据 5
4	RS(CS)	I	H：Data L：Instruction Code	13	DB6	I/O	数据 6
5	R/W(STD)	I	H：Read L：Write	14	DB7	I/O	数据 7
6	E(SCLK)	I	Enable Signal，高电平有效	15	PSB	I	1：并口通信 0：串口通信
7	DB0	I/O	数据 0	16	/RST	I	复位
8	DB1	I/O	数据 1	17	LEDK	-	背光源负极（0V）
9	DB2	I/O	数据 2	18	LEDA	-	背光源正极（+5V）
19	NC		空脚	20	NC		空脚

表2：OCMJ2X4C（64X32）引脚说明

引脚	名称	方向	说明	引脚	名称	方向	说明
1	VSS	-	GND（0V）	9	DB2	I/O	数据 2
2	VDD	-	Supply Voltage For Logic(3/5V)	10	DB3	I/O	数据 3
3	V0	-	Supply Voltage For LCD （悬空）	11	DB4	I/O	数据 4
4	RS	I	H：Data L：Instruction Code	12	DB5	I/O	数据 5
5	R/W	I	H：Read L：Write	13	DB6	I/O	数据 6
6	E	I	Enable Signal，高电平有效	14	DB7	I/O	数据 7
7	DB0	I/O	数据 0	15	/RST	I	复位
8	DB1	I/O	数据 1	16	VR	O	LCD 驱动电压输出
17	LEDA	-	背光源正极（+5V）	18	LEDK	-	背光源负极（0V）

表3：OCMJ2X8C（128X32）、

引脚	名称	方向	说明	引脚	名称	方向	说明
1	VSS	-	GND（0V）	10	DB3	I/O	数据 3
2	VDD	-	Supply Voltage For Logic （+5V）	11	DB4	I/O	数据 4
3	V0	-	Supply Voltage For LCD （悬空）	12	DB5	I/O	数据 5
4	RS(CS)	I	H：Data L：Instruction Code (chip enable for serial mode)	13	DB6	I/O	数据 6
5	R/W(STD)	I	H：Read L：Write (serial data for serial mode)	14	DB7	I/O	数据 7
6	E(SCLK)	I	Enable Signal，高电平有效 (serial clock)	15	PSB	I	2X10C 此脚为/RST 脚
7	DB0	I/O	数据 0	16	/RST	I	2X10C 此脚为 NC(PSB)
8	DB1	I/O	数据 1	17	LEDK	-	2X10C 此脚为 LEDA
9	DB2	I/O	数据 2	18	LEDA	-	2X10C 此脚为 LEDK

表4：OCMJ2X8C_2（128X32）引脚说明

引脚	名称	方向	说明	引脚	名称	方向	说明
1	LEDA	--	背光源正极(+5V)	10	DB3	I/O	数据 3
2	LEDK	--	背光源负极(0V)	11	DB4	I/O	数据 4
3	VSS	--	地	12	DB5	I/O	数据 5
4	VDD	--	+5V	13	DB6	I/O	数据 6
5	E(SCLK)	I	Enable Signal，高电平有效	14	DB7	I/O	数据 7
6	RS(CS)	I	H:Data L:Instruction Code	15	RW(STD)	I	H:Read L:Write
7	DB0	I/O	数据 0	16	/RST	I	复位脚，低电平有效
8	DB1	I/O	数据 1	17	PSB	I	H: Parallel Mode L: Serial Mode
9	DB2	I/O	数据 2	18	NC	--	空脚

表4-2

OCMJ2X10C（160X32）引脚说明

注：OCMJ2X10C的R10上有3个焊接点，连左边2点为串行方式，连右边2点为并行方式。

引脚	名称	方向	说明	引脚	名称	方向	说明
1	VSS	-	GND（0V）	10	DB3	I/O	数据 3
2	VDD	-	Supply Voltage For Logic （+5V）	11	DB4	I/O	数据 4
3	V0	-	Supply Voltage For LCD （悬空）	12	DB5	I/O	数据 5
4	RS(CS)	I	H: Data L: Instruction Code (chip enable for serial mode)	13	DB6	I/O	数据 6
5	R/W(STD)	I	H: Read L: Write (serial data for serial mode)	14	DB7	I/O	数据 7
6	E(SCLK)	I	Enable Signal，高电平有效 (serial clock)	15	PSB	I	2X10C 此脚为/RST 脚
7	DB0	I/O	数据 0	16	/RST	I	2X10C 此脚为 NC(PSB)
8	DB1	I/O	数据 1	17	LEDK	-	2X10C 此脚为 LEDA
9	DB2	I/O	数据 2	18	LEDA	-	2X10C 此脚为 LEDK

表5：OCMJ2X10C_2（160X32）引脚说明

引脚	名称	方向	说明	引脚	名称	方向	说明
1	VSS	-	GND（0V）	11	DB4	I/O	数据 4
2	VDD	-	Supply Voltage For Logic （+5V）	12	DB5	I/O	数据 5
3	V0	-	Supply Voltage For LCD （悬空）	13	DB6	I/O	数据 6
4	RS(CS)	I	H: Data L: Instruction Code (chip enable for serial mode)	14	DB7	I/O	数据 7
5	R/W(STD)	I	H: Read L: Write (serial data for serial mode)	15	PSB	I	H: Parallel Mode L: Serial Mode
6	E(SCLK)	I	Enable Signal，高电平有效 (serial clock)	16	NC	-	空脚
7	DB0	I/O	数据 0	17	/RST	I	Reset Signal，低电平有效
8	DB1	I/O	数据 1	18	NC	-	空脚
9	DB2	I/O	数据 2	19	LEDK	-	背光源负极（0V）
10	DB3	I/O	数据 3	20	LEDA	-	背光源正极（+5V）

表6：OCMJ2X10C_3（160X32）引脚说明

引脚	名称	方向	说明	引脚	名称	方向	说明
1	VSS	-	GND（0V）	11	DB4	I/O	数据 4
2	VDD	-	Supply Voltage For Logic（+3.6V）	12	DB5	I/O	数据 5
3	V0	-	Supply Voltage For LCD （悬空）	13	DB6	I/O	数据 6
4	RS(CS)	I	H: Data L: Instruction Code (chip enable for serial mode)	14	DB7	I/O	数据 7
5	R/W(STD)	I	H: Read L: Write (serial data for serial mode)	15	PSB	I	H: Parallel Mode L: Serial Mode
6	E(SCLK)	I	Enable Signal，高电平有效 (serial clock)	16	NC	-	空脚
7	DB0	I/O	数据 0	17	/RST	I	Reset Signal，低电平有效
8	DB1	I/O	数据 1	18	NC	-	空脚
9	DB2	I/O	数据 2	19	LEDK	-	背光源负极（0V）
10	DB3	I/O	数据 3	20	LEDA	-	背光源正极（+3.6V）

表6：16032A-SL（160X32）引脚说明

引脚	名称	方向	说明	引脚	名称	方向	说明
1	VSS	-	GND（0V）	9	DB2	I/O	数据 2
2	VDD	-	Supply Voltage For Logic(3/5V)	10	DB3	I/O	数据 3
3	NC	-	悬空	11	DB4	I/O	数据 4
4	RS	I	H: Data L: Instruction Code	12	DB5	I/O	数据 5

5	R/W	I	H：Read　　L：Write	13	DB6	I/0	数据 6
6	E	I	Enable Signal，高电平有效	14	DB7	I/0	数据 7
7	DB0	I/0	数据 0	15	LEDA	-	背光源正极（+5V）
8	DB1	I/0	数据 1	16	LEDK	-	背光源负极（0V）

表7：OCMJ4X8C / OCMJ4X8C-8（128X64）引脚说明

引脚	名称	方向	说明	引脚	名称	方向	说明
1	VSS	-	GND（0V）	11	DB4	I/0	数据 4
2	VDD	-	Supply Voltage For Logic （+5V）	12	DB5	I/0	数据 5
3	V0	-	Supply Voltage For LCD （悬空）	13	DB6	I/0	数据 6
4	RS(CS)	I	H: Data　　L: Instruction Code (chip enable for serial mode)	14	DB7	I/0	数据 7
5	R/W(STD)	I	H: Read　　L: Write (serial data for serial mode)	15	PSB	I	H: Parallel Mode L: Serial Mode
6	E(SCLK)	I	Enable Signal，高电平有效 (serial clock)	16	NC	-	空脚
7	DB0	I/0	数据 0	17	/RST	I	Reset Signal，低电平有效
8	DB1	I/0	数据 1	18	NC	-	空脚
9	DB2	I/0	数据 2	19	LEDA	-	背光源正极（+5V）
10	DB3	I/0	数据 3	20	LEDK	-	背光源负极（0V）

表8：OCMJ4X8C_3（128X64）、OCMJ4X8C_6（128X64）引脚说明

引脚	名称	方向	说明	引脚	名称	方向	说明
1	VSS	-	GND（0V）	11	DB4	I/0	数据 4
2	VDD	-	Supply Voltage For Logic （+5V）	12	DB5	I/0	数据 5
3	NC	-	Supply Voltage For LCD （悬空）	13	DB6	I/0	数据 6
4	RS(CS)	I	H: Data　　L: Instruction Code (chip enable for serial mode)	14	DB7	I/0	数据 7
5	R/W(STD)	I	H: Read　　L: Write (serial data for serial mode)	15	PSB	I	H: Parallel Mode L: Serial Mode
6	E(SCLK)	I	Enable Signal，高电平有效 (serial clock)	16	NC	-	空脚
7	DB0	I/0	数据 0	17	/RST	I	Reset Signal，低电平有效
8	DB1	I/0	数据 1	18、19 只留了位置并无引脚引出			
9	DB2	I/0	数据 2	20	LEDA	-	背光源正极（+5V）
10	DB3	I/0	数据 3	21	LEDK	-	背光源负极（0V）

注：OCMJ4X8C_3/_6 为减少背光电源对模块的干扰作了特别处理，背光电源焊盘（20、21 脚）与 17 脚间留了 2 个焊盘（18、19 脚）位置但并无焊盘和引脚引出；背光电源的 2 条走线与其他走线间的间隔距离至少保留了 2mm 的爬电间隔。

表9：OCMJ4X16A（256X64）引脚说明

引脚	名称	方向	说明	引脚	名称	方向	说明
1	FG	-	FRAME GROUND	11	DB0	I/0	数据 0
2	VSS	-	GND（0V）	12	DB1	I/0	数据 1
3	VDD	-	Supply Voltage For Logic （+5V）	13	DB2	I/0	数据 2
4	NC	-	空脚	14	DB3	I/0	数据 3
5	R/W	I	H: Read　　L: Write	15	DB4	I/0	数据 4
6	E1	I	Enable Signal1，高电平有效	16	DB5	I/0	数据 5
7	E2	I	Enable Signal2，高电平有效	17	DB6	I/0	数据 6
8	RS	I	H: Data　　L: Instruction Code	18	DB7	I/0	数据 7
9	NC	-	空脚	19	LEDA	-	背光源正极（+5V）
10	/RST	I	Reset Signal，低电平有效	20	LEDK	-	背光源负极（0V）

表10：OCMJ4X16B（256X64）引脚说明

引脚	名称	方向	说明	引脚	名称	方向	说明
1	DB7	I/0	数据 7	2	VSS	-	GND（0V）

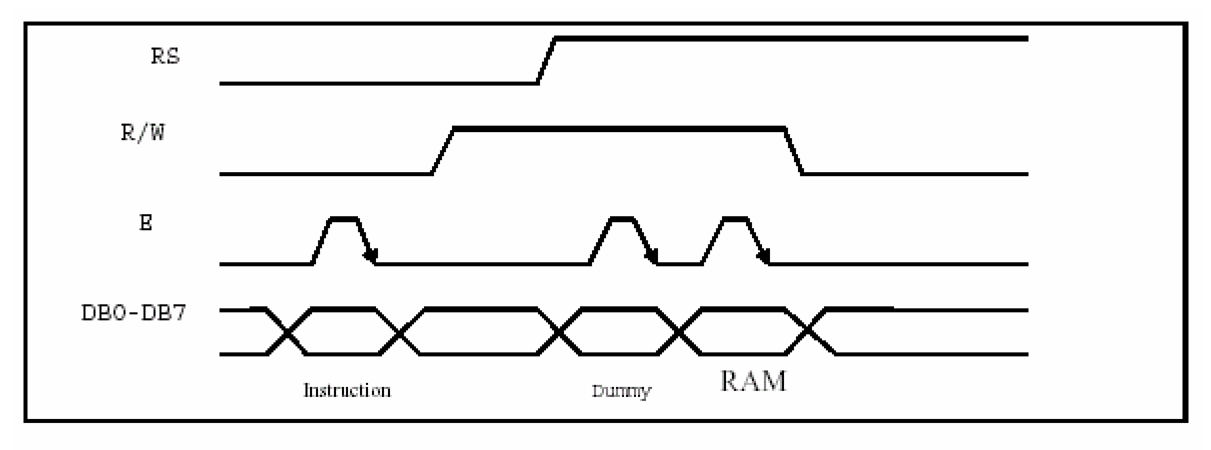
3	DB6	I/O	数据 6	4	VSS	-	GND（0V）
5	DB5	I/O	数据 5	6	VSS	-	GND（0V）
7	DB4	I/O	数据 4	8	VSS	-	GND（0V）
9	DB3	I/O	数据 3	10	VSS	-	GND（0V）
11	DB2	I/O	数据 2	12	VSS	-	GND（0V）
13	DB1	I/O	数据 1	14	VSS	-	GND（0V）
15	DB0	I/O	数据 0	16	VSS	-	GND（0V）
17	RS	I	H: Data L: Instruction Code	18	VSS	-	GND（0V）
19	R/W	I	H: Read L: Write	20	VSS	-	GND（0V）
21	E2	I	Enable Signal2，高电平有效	22	VSS	-	GND（0V）
23	E1	I	Enable Signal1，高电平有效	24	VSS	-	GND（0V）
25	VDD	-	Supply Voltage For Logic (+5V)	26	VSS	-	GND（0V）
27	NC	-	空脚	28	VSS	-	GND（0V）
29	/LED	I	背光控制脚，低电平有效	30	VSS	-	GND（0V）
31	/RST	I	Reset Signal，低电平有效	32	VSS	-	GND（0V）
33	FG	-	FRAME GROUND	34	VSS	-	GND（0V）

四、资料传输与接口时序

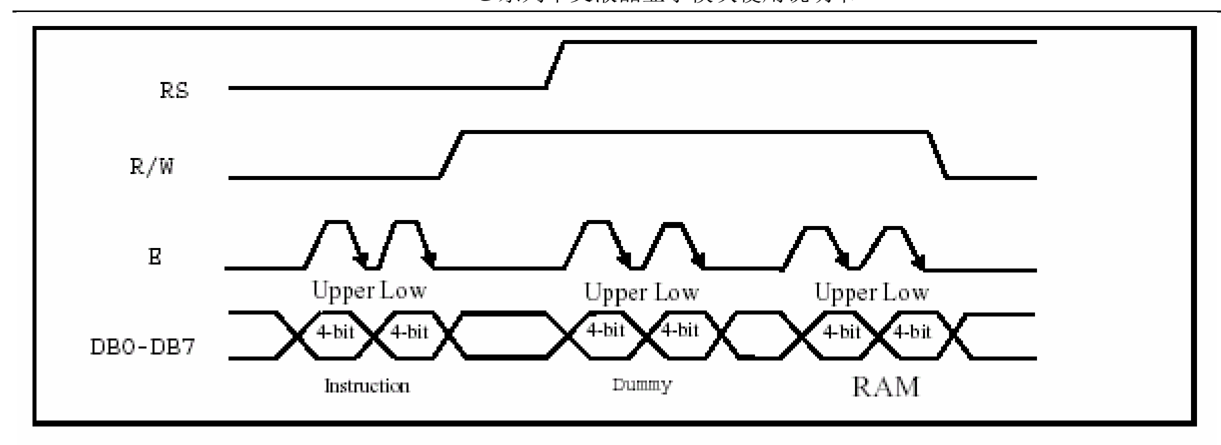
1．并列接口传输讯号

当PSB脚（OCMJ4X16A/B）无串行接口，无此引脚）接高电位时，模块将进入并列模式，在并列模式下可由指令DL FLAG 来选择8-位或4-位接口，主控制系统将配合(RS , RW , E , DB0..DB7)来达成传输动作。从一个完整的流程来看，当下设定地址指令后(CGRAM,DDRAM)若要读取数据时需先DUMMY READ一次，才会读取到正确数据第二次读取时则不需DUMMY READ 除非又下设定地址指令才需再次DUMMY READ。在4-位传输模式中，每一个八位的指令或数据都将被分为两个字节动作：较高4位（DB7~DB4）的资料将会被放在第一个字节的（DB7~DB4）部分，而较低4位（DB3~DB0）的资料则会被放在第二个字节的（DB7~DB4）部分，至于相关的另四位则在4-位传输模式中DB3~DB0接口未使用。

相关接口传输讯号请参考下图说明：



Timing Diagram of 8-bit Parallel Bus Mode Data Transfer

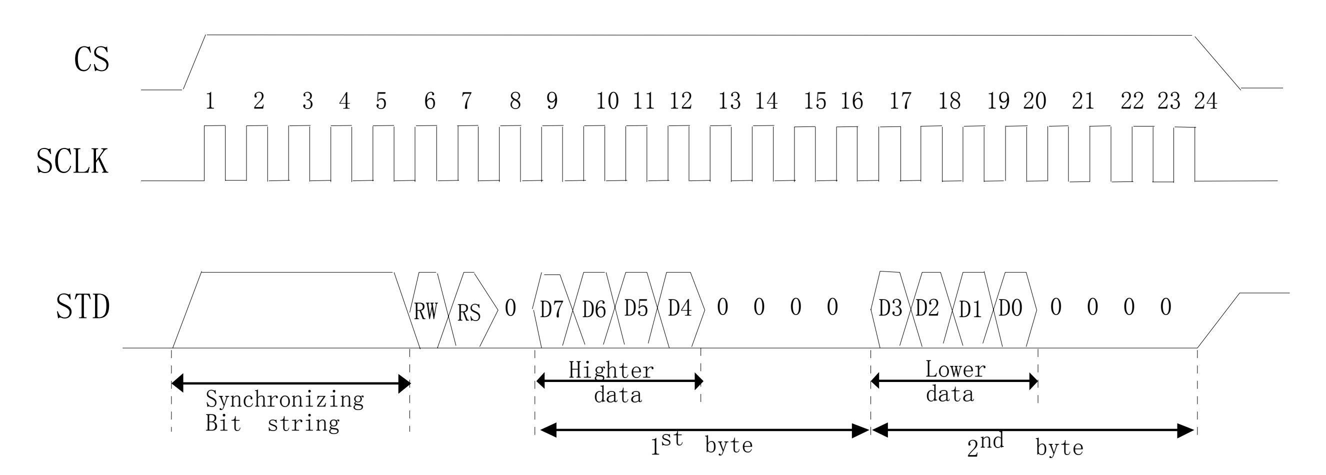


Timing Diagram of 4-bit Parallel Bus Mode Data Transfer

2．串行接口与串行传输资料

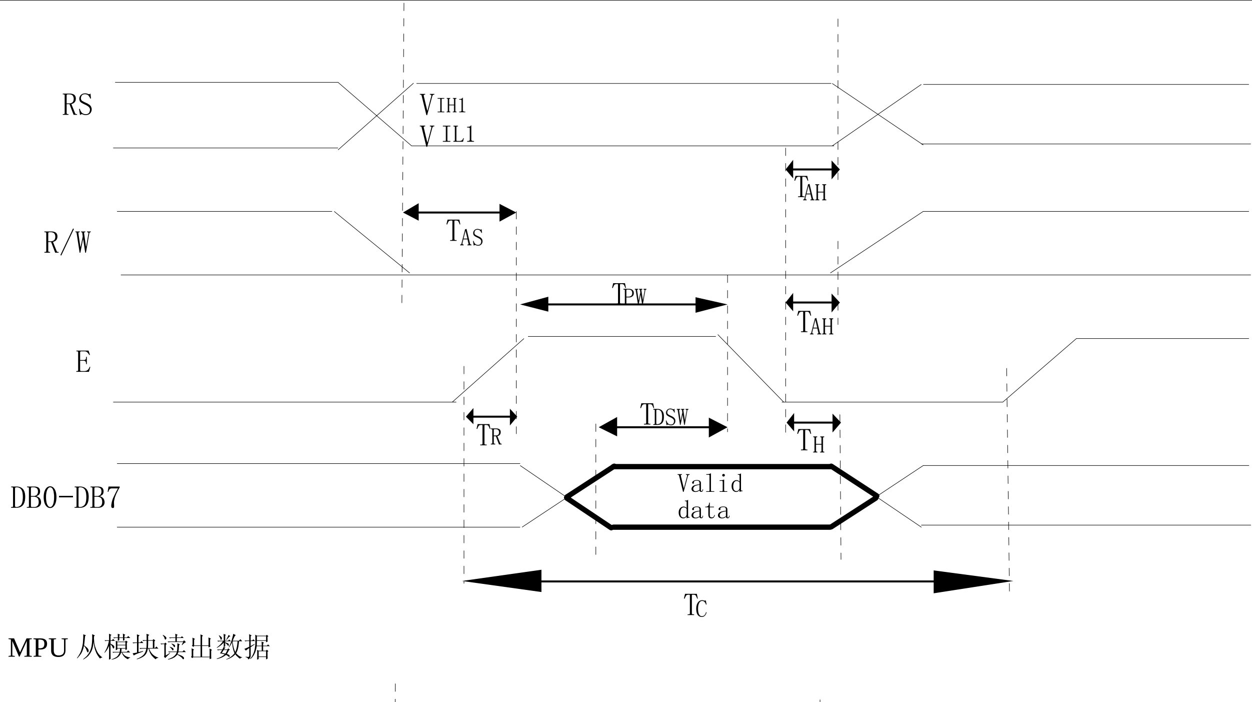
当PSB脚接低电位时，模块将进入串行模式。从一个完整的串行传输流程来看，一开始先传输启始字节，它需先接收到五个连续的〝1〞（同步位字符串），在启始字节，此时传输计数将被重置并且串行传输将被同步，再跟随的两个位字符串分别指定传输方向位（RW）及寄存器选择位（RS），最后第八的位则为〝0〞。在接收到同步位及RW和RS资料的启始字节后，每一个八位的指令将被分为两个字节接收到：较高4位（DB7~DB4）的指令资料将会被放在第一个字节的LSB部分，而较低4位（DB3~DB0）的指令资料则会被放在第二个字节的LSB部分，至于相关的另四位则都为0。

串行传输讯号请参考下图说明：

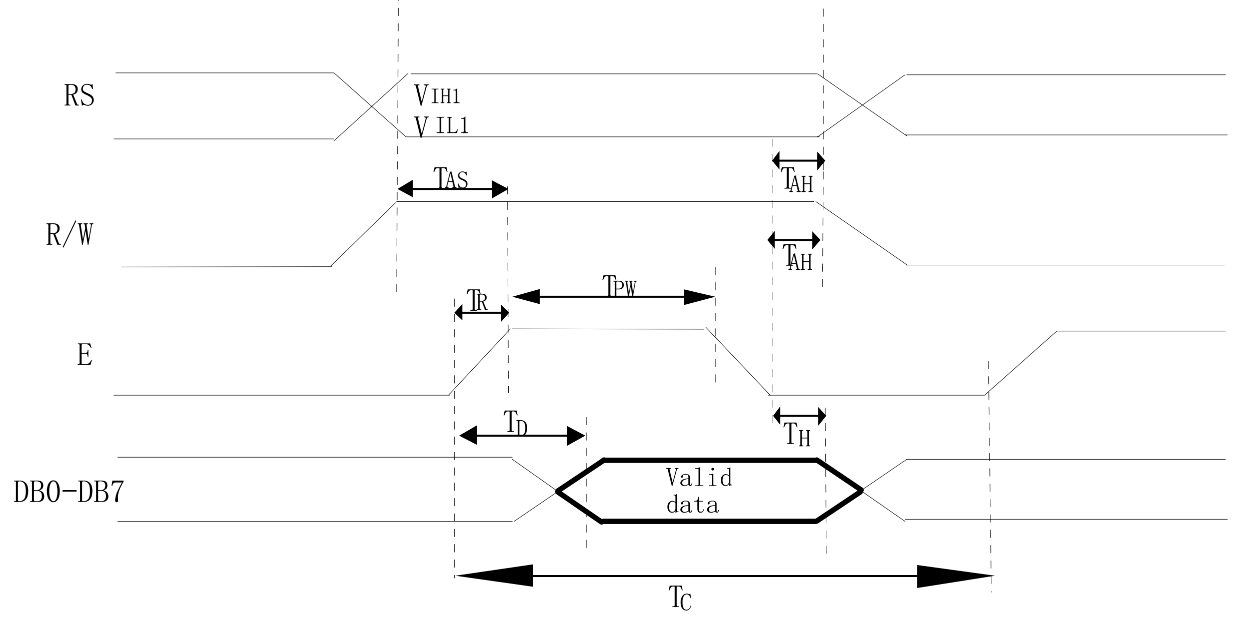


3．8位并行连接时序图

MPU 写资料到模块


RS
VIH1
V IL1
TAH
R/W
TAS
TPW
TAH
E
TDSW
TR
TH
DB0-DB7
Valid
data
TC

MPU 从模块读出数据

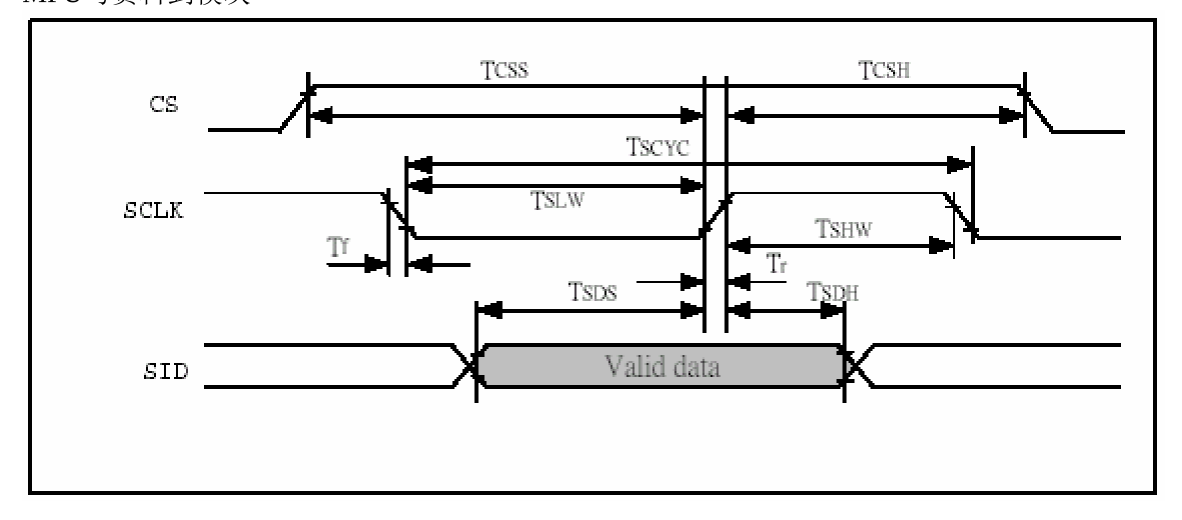

RS
VIH1
V IL1
TAS
TAH
R/W
TAH
TR
TPW
E
TD
TH
DB0-DB7
Valid
data
TC

AC Characteristics (T_A = 25°C, V_{DD} = 4.5V) Parallel Mode Interface

Symbol	Characteristics	Test Condition	Min.	Typ.	Max.	Unit
Internal Clock Operation						
f_{OSC}	OSC Frequency	R = 33KΩ	480	540	600	KHz
External Clock Operation						
f_{EX}	External Frequency	-	480	540	600	KHz
	Duty Cycle	-	45	50	55	%
T_R,T_F	Rise/Fall Time	-	-	-	0.2	µs
Write Mode (Writing data from MPU to ST7920)						
T_C	Enable Cycle Time	Pin E	1200	-	-	ns
T_{PW}	Enable Pulse Width	Pin E	140	-	-	ns
T_R,T_F	Enable Rise/Fall Time	Pin E	-	-	25	ns
T_{AS}	Address Setup Time	Pins: RS,RW,E	10	-	-	ns
T_{AH}	Address Hold Time	Pins: RS,RW,E	20	-	-	ns
T_{DSW}	Data Setup Time	Pins: DB0 - DB7	40	-	-	ns
T_H	Data Hold Time	Pins: DB0 - DB7	20	-	-	ns
Read Mode (Reading Data from ST7920 to MPU)						
T_C	Enable Cycle Time	Pin E	1200	-	-	ns
T_{PW}	Enable Pulse Width	Pin E	140	-	-	ns
T_R,T_F	Enable Rise/Fall Time	Pin E	-	-	25	ns
T_{AS}	Address Setup Time	Pins: RS,RW,E	10	-	-	ns
T_{AH}	Address Hold Time	Pins: RS,RW,E	20	-	-	ns
T_{DDR}	Data Delay Time	Pins: DB0 - DB7	-	-	100	ns
T_H	Data Hold Time	Pins: DB0 - DB7	20	-	-	ns

4．串行接口时序图

MPU写资料到模块



AC Characteristics ($T_A = 25^oC$, $V_{DD} = 4.5V$) Serial Mode Interface

Symbol	Characteristics	Test Condition	Min.	Typ.	Max.	Unit
Internal Clock Operation						
f_{OSC}	OSC Frequency	R = 33KΩ	470	530	590	KHz
External Clock Operation						
f_{EX}	External Frequency	-	470	530	590	KHz
	Duty Cycle	-	45	50	55	%
T_R,T_F	Rise/Fall Time	-	-	-	0.2	µs
TSCYC	Serial clock cycle	Pin E	400	-	-	ns
TSHW	SCLK high pulse width	Pin E	200	-	-	ns
TSLW	SCLK low pulse width	Pin E	200	-	-	ns
TSDS	SID data setup time	Pins RW	40	-	-	ns
TSDH	SID data hold time	Pins RW	40	-	-	ns
TCSS	CS setup time	Pins RS	60	-	-	ns
TCSH	CS hold time	Pins RS	60	-	-	ns

五、用户指令集

指令表 1：（RE=0：基本指令集）

指令	指令码										说明	执行时间(540KHZ)
	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
清除显示	0	0	0	0	0	0	0	0	0	1	将 DDRAM 填满“20H”，并且设定 DDRAM 的地址计数器（AC）到“00H”	1.6ms
地址归位	0	0	0	0	0	0	0	0	1	X	设定 DDRAM 的地址计数器（AC）到“00H”，并且将光标移到开头原点位置；这个指令并不改变 DDRAM 的内容	72us
进入点设定	0	0	0	0	0	0	0	1	I/D	S	指定在资料的读取与写入时，设定光标移动方向及指定显示的移位	72us
显示状态开/关	0	0	0	0	0	0	1	D	C	B	D=1：整体显示 ON， D=0：显示 OFF C=1：光标 ON， C=0：光标 OFF B=1：光标位置反白且闪烁， B=0：光标位置不反白闪烁	72us
光标或显示移位控制	0	0	0	0	0	1	S/C	R/L	X	X	设定光标的移动与显示的移位控制位；这个指令并不改变 DDRAM 的内容	72us
功能设定	0	0	0	0	1	DL	X	0 RE	X	X	DL=1： 8-BIT 控制接口 DL=0： 4-BIT 控制接口 RE=1： 扩充指令集动作 RE=0： 基本指令集动作	72us
设定 CGRAM 地址	0	0	0	1	AC5	AC4	AC3	AC2	AC1	AC0	设定 CGRAM 地址到地址计数器（AC） 需确定扩充指令中 SR=0(卷动地址或 RAM 地址选择)	72us
设定 DDRAM	0	0	1	AC6	AC5	AC4	AC3	AC2	AC1	AC0	设定 DDRAM 地址到地址计数器（AC）	72us

地址：肇庆市建设四路 13 号天宁广场 E 幢 13、14、15 楼 邮编：526040 E_mail: syl@gptlcm.cn
业务联系：0758－2317153/2317143 技术支持：0758－2317156 传真：0758－2317023

地址												
读取忙碌标志（BF）和地址	0	1	BF	AC6	AC5	AC4	AC3	AC2	AC1	AC0	读取忙碌标志（BF）可以确认内部动作是否完成，同时可以读出地址计数器（AC）的值	0us
写资料到 RAM	1	0	D7	D6	D5	D4	D3	D2	D1	D0	写入资料到内部的 RAM（DDRAM/CGRAM/GDRAM）	72us
读出 RAM 的值	1	1	D7	D6	D5	D4	D3	D2	D1	D0	从内部 RAM 读取数据（DDRAM/CGRAM/GDRAM）	72us

指令表 2：（RE=1：扩充指令集）

指令	指令码										说明	执行时间(540K HZ)
	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
待命模式	0	0	0	0	0	0	0	0	0	1	进入待命模式，执行其它命令都可终止待命模式	72us
卷动地址或 RAM 地址选择	0	0	0	0	0	0	0	0	1	SR	SR=1：允许输入垂直卷动地址 SR=0：允许设定 CGRAM 地址(基本指令)	72us
反白选择	0	0	0	0	0	0	0	1	R1	R0	选择 4 行中的任一行作反白显示，并可决定反白与否	72us
睡眠模式	0	0	0	0	0	0	1	SL	X	X	SL=1：脱离睡眠模式 SL=0：进入睡眠模式	72us
扩充功能设定	0	0	0	0	1	DL	X	1 RE	G	0	DL=1： 8-BIT 控制接口 DL=0： 4-BIT 控制接口 RE=1： 扩充指令集动作 RE=0： 基本指令集动作 G=1 ：绘图显示 ON G=0 ：绘图显示 OFF	72us
设定卷动地址	0	0	0	1	AC5	AC4	AC3	AC2	AC1	AC0	SR=1：AC5—AC0 为垂直卷动地址	72us
设定绘图 RAM 地址	0	0	1	AC6	AC5	AC4	AC3	AC2	AC1	AC0	设定 GDRAM 地址到地址计数器（AC）	72us

备注：

1、 当模块在接受指令前，微处理顺必须先确认模块内部处于非忙碌状态，即读取 BF 标志时 BF 需为 0，方可接受新的指令；如果在送出一个指令前并不检查 BF 标志，那幺在前一个指令和这个指令中间必须延迟一段较长的时间，即是等待前一个指令确实执行完成，指令执行的时间请参考指令表中的个别指令说明。

2、 “RE”为基本指令集与扩充指令集的选择控制位，当变更“RE”位后，往后的指令集将维持在最后的状态，除非再次变更“RE”位，否则使用相同指令集时，不需每次重设“RE”位。

具体指令介绍：

1、清除显示(指令代码为 01H)

CODE:	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
	L	L	L	L	L	L	L	L	L	H

功能：将 DDRAM 填满”20H”(空格)，把 DDRAM 地址计数器调整为“00H”，重新进入点设定将 I/D 设为”1”，光标右移 AC 加 1

2、地址归位(02H)

CODE：	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
	L	L	L	L	L	L	L	L	H	X

功能：把 DDRAM 地址计数器调整为“00H”，光标回原点，该功能不影响显示 DDRAM

3、点设定(04H/05H/06H/07H)

CODE：	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
	L	L	L	L	L	L	L	H	I/D	S

功能：设定光标移动方向并指定整体显示是否移动。

I/D=1 光标右移，AC 自动加 1；I/D=0 光标左移，AC 自动减 1

SH=1 且 DDRAM 为写状态：整体显示移动，方向由 I/D 决定（I/D=1 左移，I/D=0 右移）

SH=0 或 DDRAM 为读状态：整体显示不移动

4、显示状态 开/关(08H/0CH/0DH/0EH/0FH)

CODE：	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
	L	L	L	L	L	L	H	D	C	B

功能：D=1: 整体显示 ON ; D=0: 整体显示 OFF. C=1: 光标显示 ON ; C=0: 光标显示 OFF.

B=1: 光标位置反白且闪烁 ; B=0: 光标位置不反白闪烁

5、光标或显示移位控制(10H/14H/18H/1CH)

CODE：	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
	L	L	L	L	L	H	S/C	R/L	X	X

功能：10H/14H：光标左/右移动，AC 减/加 1；18H/1CH：整体显示左/右移动，光标跟随移动，AC 值不变

6、功能设定（20H/24H/26H/30H/34H/36H）

CODE：	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
	L	L	L	L	H	DL	X	RE	X	X

功能：DL=1： 8-BIT 控制接口 DL=0： 4-BIT 控制接口

RE=1： 扩充指令集动作 RE=0： 基本指令集动作

7、设定 CGRAM 地址(40H-7FH)

CODE：	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
	L	L	L	H	AC5	AC4	AC3	AC2	AC1	AC0

功能：设定 CGRAM 地址到地址计数器（AC），需确定扩充指令中 SR=0(卷动地址或 RAM 地址选择)

8、设定 DDRAM 地址（80H-9FH）

CODE：	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
	L	L	H	AC6	AC5	AC4	AC3	AC2	AC1	AC0

功能：设定 DDRAM 地址到地址计数器（AC）

9、读取忙碌状态（BF）和地址

CODE：	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
	L	H	BF	AC6	AC5	AC4	AC3	AC2	AC1	AC0

功能：读取忙碌状态（BF）可以确认内部动作是否完成，同时可以读出地址计数器（AC）的值，当 BF=1，表示内部忙碌中此时不可下指令需等 BF=0 才可下新指令

10、写资料到 RAM

CODE：	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
	H	L	D7	D6	D5	D4	D3	D2	D1	D0

功能：写入资料到内部的 RAM（DDRAM/CGRAM/GDRAM），每个 RAM 地址都要连续写入两个字节的资料。

11、读出 RAM 的值

CODE：	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
	H	H	D7	D6	D5	D4	D3	D2	D1	D0

功能：从内部 RAM 读取数据（DDRAM/CGRAM/GDRAM），当设定地址指令后，若需读取数据时需先执行一次空的读数据，才会读取到正确数据，第二次读取时则不需要，除非又下设定地址指令。

12、待命模式(01H)

CODE：	RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
	L	L	L	L	L	L	L	L	L	H

功能：进入待命模式，执行其它命令都可终止待命模式

13、卷动地址或 RAM 地址选择(02H/03H)

CODE：

RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
L	L	L	L	L	L	L	L	H	SR

功能：SR=1：允许输入卷动地址 SR=0：允许设定 CGRAM 地址（基本指令）

14、反白选择（04H-07H）

CODE：

RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
L	L	L	L	L	L	L	H	R1	R0

功能：选择 4 行中的任一行作反白显示，并可决定反白与否。

注：4X8C/_3/_6 的一、三行为反白选择的第一行，二、四行为反白选择的第二行。

15、睡眠模式（08H/0CH）

CODE：

RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
L	L	L	L	L	L	H	SL	X	X

功能：SL=1：脱离睡眠模式 SL=0：进入睡眠模式

16、扩充功能设定（20H/24H/26H/30H/34H/36H）

CODE：

RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
L	L	L	L	H	DL	X	RE	G	L

功能：DL=1：8-BIT 控制接口 DL=0：4-BIT 控制接口

RE=1：扩充指令集动作 RE=0：基本指令集动作 G=1：绘图显示 ON G=0：绘图显示 OFF

17、设定卷动地址（40H-7FH）

CODE：

RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
L	L	L	H	AC5	AC4	AC3	AC2	AC1	AC0

功能：SR=1：AC5~AC0 为垂直卷动地址

18、设定绘图 RAM 地址（80H-FFH）

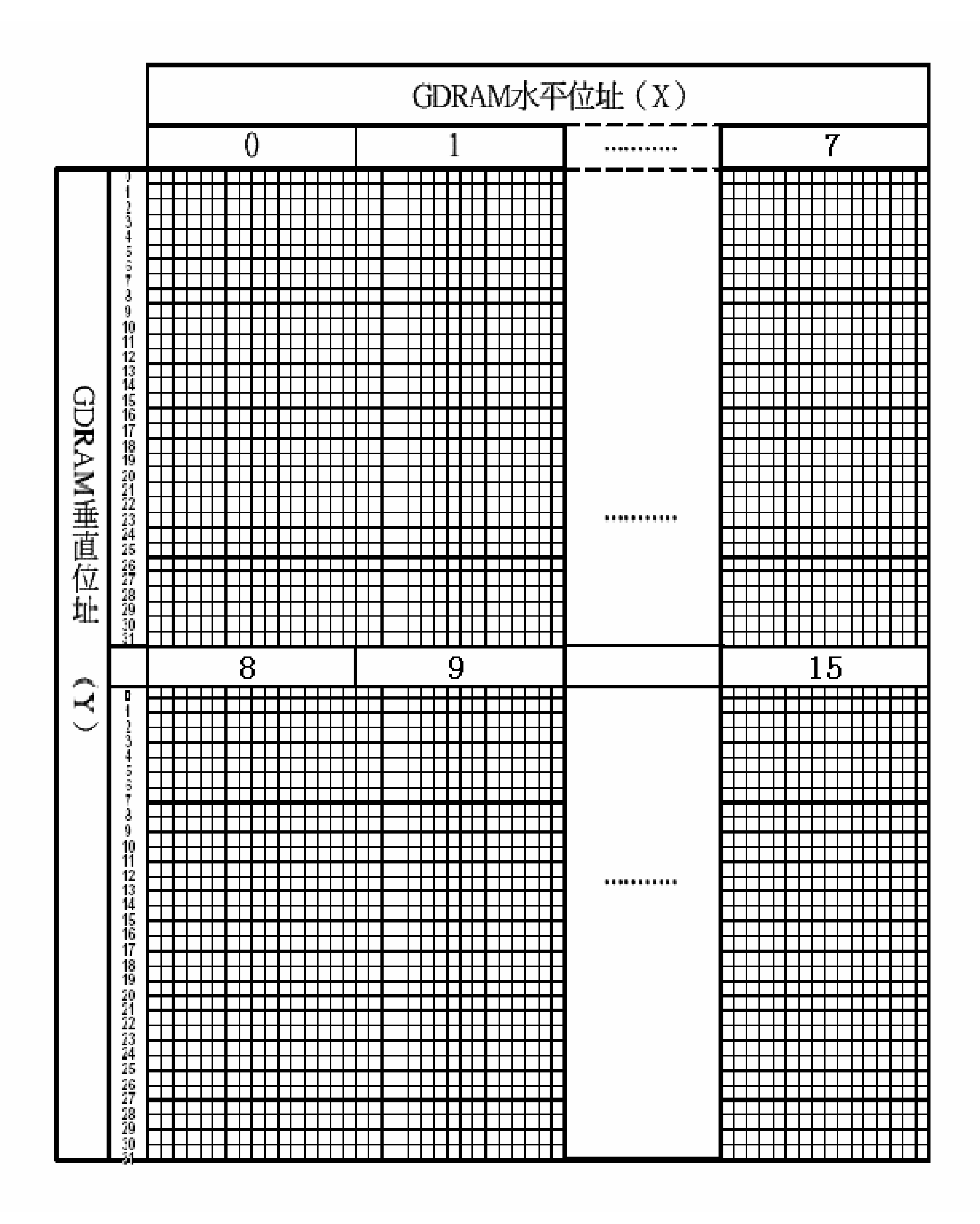
CODE：

RS	RW	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
L	L	H	AC6	AC5	AC4	AC3	AC2	AC1	AC0

功能：设定 GDRAM 地址到地址计数器（AC）

六、显示坐标关系

1、图形显示坐标（OCMJ4X8C、OCMJ4X8C_3、OCMJ4X8C_6）



地址：肇庆市建设四路 13 号天宁广场 E 幢 13、14、15 楼 邮编：526040 E_mail: syl@gptlcm.cn
业务联系：0758－2317153/2317143 技术支持：0758－2317156 传真：0758－2317023

2、汉字字符显示坐标（OCMJ12232C_1、OCMJ12232C_2、OCMJ2X8C、OCMJ2X8C_2）

	X 坐标							
Line1	80H	81H	82H	83H	84H	85H	86H	87H
Line2	90H	91H	92H	93H	94H	95H	96H	97H

3、汉字字符显示坐标（OCMJ2X10C、OCMJ2X10C_2、OCMJ2X10C_3、16032A-SL）

	X 坐标									
Line1	80H	81H	82H	83H	84H	85H	86H	87H	88H	89H
Line2	90H	91H	92H	93H	94H	95H	96H	97H	98H	99H

4、汉字字符显示坐标（OCMJ4X8C、OCMJ4X8C_3、OCMJ4X8C_6）

	X 坐标							
Line1	80H	81H	82H	83H	84H	85H	86H	87H
Line2	90H	91H	92H	93H	94H	95H	96H	97H
Line3	88H	89H	8AH	8BH	8CH	8DH	8EH	8FH
Line4	98H	99H	9AH	9BH	9CH	9DH	9EH	9FH

5、汉字字符显示坐标（OCMJ4X16A、OCMJ4X16B）

	X 坐标						
Line1	80H	81H	82H	……	8DH	8EH	8FH
Line2	90H	91H	92H	……	9DH	9EH	9FH
Line3	80H	81H	82H	……	8DH	8EH	8FH
Line4	90H	91H	92H	……	9DH	9EH	9FH

七、显示步骤

1、显示资料RAM（DDRAM）

显示数据RAM 提供64x2 个字节的空间，最多可以控制4 行16 字（64 个字）的中文字型显示，当写入显示资料RAM时，可以分别显示CGROM，HCGROM 与CGRAM 的字型；本系列模块可以显示三种字型，分别是半宽的HCGROM 字型、CGRAM 字型及中文CGROM 字型，三种字型的选择，由在DDRAM 中写入的编码选择，在0000H～0006H 的编码中将选择CGRAM 的自定字型，02H～7FH 的编码中将选择半宽英数字的字型，至于A1 以上的编码将自动的结合下一个字节，组成两个字节的编码达成中文字型的编码BIG5（A140～D75F） GB(A1A0～F7FF)，详细各种字型编码如下：

1. 显示半宽字型：将8 位资料写入DDRAM 中，范围为02H～7FH 的编码。
2. 显示CGRAM 字型：将16 位资料写入DDRAM 中，总共有0000H，0002H，0004H，0006H 四种编码。
3. 显示中文字形：将16 位资料写入DDRAM 中，范围为A140H～D75FH 的编码(BIG5) ， A1A0H～F7FFH 的编码(GB)。将16 位资料写入DDRAM 方式为透过连续写入两个字节的资料来完成，先写入高字节（D15～D8）再写入低字节（D7～D0）。

2、绘图RAM（GDRAM）

绘图显示RAM 提供64x32 个字节的记忆空间(由扩充指令设定绘图RAM 地址)，最多可以控制256x64 点的二维绘图缓冲空间，在更改绘图RAM 时，由扩充指令设定GDRAM 地址先设垂直地址再设水平地址(连续写入两个字节的数据来完成垂直与水平的坐标地址)，再写入两个8 位的资料到绘图RAM，而地址计数器（AC）会自动加一，整个写入绘图RAM 的步骤如下：

1. 先将垂直的字节坐标（Y）写入绘图RAM 地址。

2. 再将水平的字节坐标（X）写入绘图RAM 地址。
3. 将D15～D8 写入到RAM 中(写入第一个Bytes)。
4. 将D7～D0 写入到RAM 中(写入第二个Bytes)。

八、显示示例程序

以下程序为 51 系列汇编例程：

1、发送数据子程序

```
SEND_D:     LCALL   CHK_BUSY            ;检测模块内部工作状态
            SETB    RS                  ;RS=1   选择数据寄存器
            CLR     RW                  ;RW=0   写状态
            MOV     P1，A               ;送数据到数据口
            SETB    E
            NOP
            NOP
            CLR     E
            RET
```

2、发送指令子程序

```
SEND_I:     LCALL   CHK_BUSY            ;检测模块内部工作状态
            CLR     RS                  ;RS=0   选择指令寄存器
            CLR     RW                  ;RW=0   写状态
            MOV     P1，A               ;送数据到数据口
            SETB    E
            NOP
            NOP
            CLR     E
            RET
```

3、读数据子程序

```
READ_D:     LCALL   CHK_BUSY            ;检测模块内部工作状态
            SETB    RS                  ;RS=1   选择数据寄存器
            SETB    RW                  ;RW=1   读状态
            SETB    E
            NOP
            MOV     A，P1               ;从数据口读数据
            CLR     E
            RET
```

4、测忙碌子程序

```
CHK_BUSY:   MOV     P1，#0FFH
            CLR     RS                  ;RS=0   选择指令寄存器
            SETB    RW                  ;RW=1   读状态
            SETB    E
            JB      P1.7，$             ;判别 BF 位
            CLR     E
            RET
```

5、串口写子程序：

```
;DA_IN:      数据或指令
;RS_STU:     数据指令选择
;WR_COUNT1： 计数器 1
;WR_COUNT2： 计数器 2
```


地址：肇庆市建设四路 13 号天宁广场 E 幢 13、14、15 楼　邮编：526040　E_mail: syl@gptlcm.cn
业务联系：0758－2317153/2317143　技术支持：0758－2317156　传真：0758－2317023

```
SERIAL_WR:   PUSH    ACC
             MOV     A,DA_IN
             SETB    CS

             MOV     WR_COUNT1,#05H
             SETB    STD                       ;1
SERIAL_WR1:  CLR     SCLK
             SETB    SCLK
             DJNZ    WR_COUNT1,SERIAL_WR1

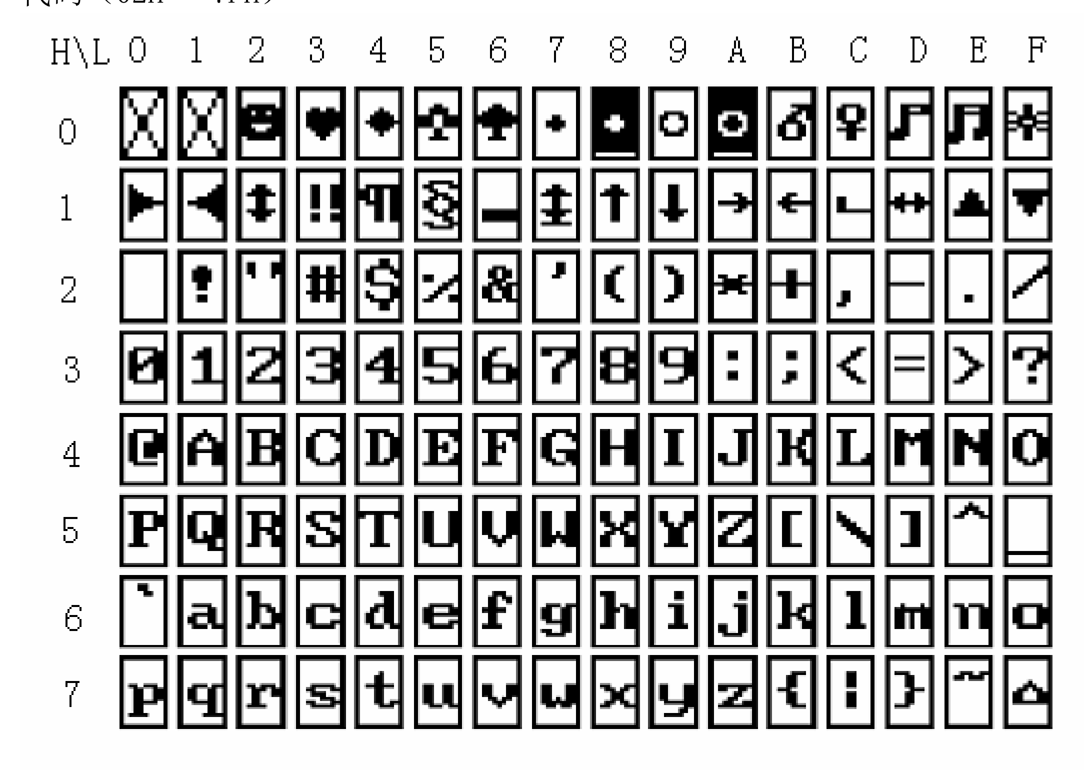
             CLR     STD                       ;RW
             CLR     SCLK
             SETB    SCLK
             JNB     RS_STU,CLR_RS
             SETB    STD                       ;写数据
             SJMP    SETB_RS
CLR_RS:      CLR     STD                       ;写指令
SETB_RS:     CLR     SCLK
             SETB    SCLK
             CLR     STD                       ;0
             CLR     SCLK
             SETB    SCLK

             MOV     WR_COUNT1,#02H
SERIAL_WR2:  MOV     WR_COUNT2,#04H
SERIAL_WR21:RLC      A
             MOV     STD,C
             CLR     SCLK
             SETB    SCLK
             DJNZ    WR_COUNT2,SERIAL_WR21
             MOV     WR_COUNT2,#04H
             CLR     STD                       ;0
SERIAL_WR22:CLR      SCLK
             SETB    SCLK
             DJNZ    WR_COUNT2,SERIAL_WR22
             DJNZ    WR_COUNT1,SERIAL_WR2

             CLR     SCLK
             CLR     CS
             LCALL   DELAY
             POP     ACC
             RET
```

附录一、字符表

代码（02H---7FH）



地址：肇庆市建设四路 13 号天宁广场 E 幢 13、14、15 楼 邮编：526040 E_mail: syl@gptlcm.cn
业务联系：0758－2317153/2317143 技术支持：0758－2317156 传真：0758－2317023